

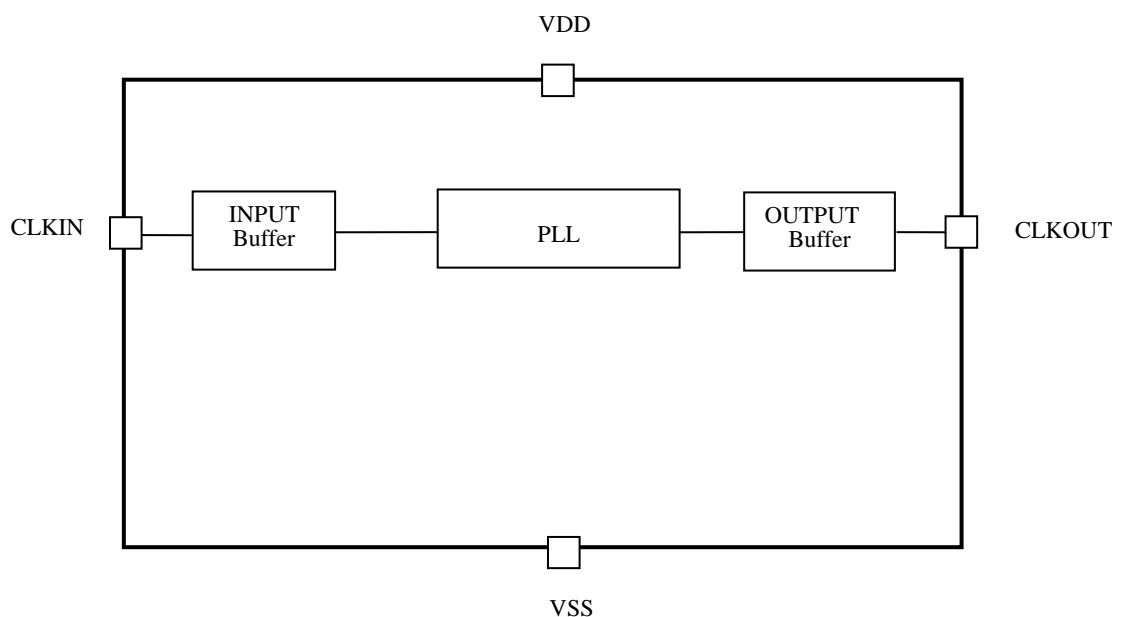


AK8172A Single Clock Generator

AK8172AはPLL を内蔵した単出力クロックジェネレータICです。27.0MHzのクロック入力から、72.36MHzのクロックを出力します。

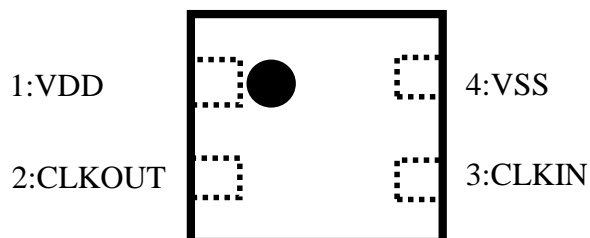
特 長

- 電源電圧: 1.7 ~ 1.9V
- 低消費電流: 3.6mA Typ.
- マスタクロック: 27.0MHz (外部入力)
- 生成クロック
CLKOUT: 72.36MHz
- 出力負荷
CLKOUT: 15pF max.
- 低ジッタ出力
CLKOUT: 15ps typ. (1 σ)
- 小型パッケージ: 4pinUSON (鉛フリー) 1.3mm x 1.1mm
品名: AK8172AU



1. 端子説明

1-1) 端子配置図



1-2) 端子機能説明

| 端子番号 | 端子名 (端子タイプ) | 説明 |
|------|----------------|---|
| 1 | VDD (PWR) | 電源端子. |
| 2 | CLKOUT (DO) | クロック出力端子。72.36MHzを出力します。 |
| 3 | CLKIN (DI) | クロック入力端子。27.0000MHzを入力して下さい。1.8Vまたは3.3V入力です。 ※クロック無入力時は、入力を“Low”もしくは“High”に固定してください。CLKOUT出力はLow出力となります。 |
| 4 | VSS (PWR) | 接地端子. |

PWR: 電源

DO : デジタル出力

DI : デジタル入力

2. 電気的特性

2-1) 絶対最大定格

| 項目 | 記号 | MIN | MAX | 単位 | 備考 |
|----------|------|---------|-----|----|----|
| 電源電圧 | VDD | -0.3 | 4.6 | V | |
| グランド・レベル | VSS | 0 | 0 | V | |
| 入力端子電圧 | VIN | VSS-0.3 | 3.6 | V | |
| 入力電流 | IIN | -10 | 10 | mA | |
| 保存温度 | Tstg | -55 | 130 | °C | |

注) この値を超えた条件で使用した場合、デバイスを破壊することがあります。
またこの範囲内全てでの通常動作は保証されません。

2-2) 動作条件

| 項目 | 記号 | MIN | TYP | MAX | 単位 | 備考 |
|--------------|-----|-----|-----|-----|----|-----------|
| 動作温度 | Ta | -20 | | 85 | °C | |
| 電源電圧 | VDD | 1.7 | 1.8 | 1.9 | V | *1 |
| 出力端子 負荷容量 | Cpl | | | 15 | pF | CLKOUT 端子 |

*1 VDD 端子と VSS 端子の間に、0.1 μ F 程度のコンデンサを挿入してください。

2-3) 消費電流

VDD=1.7~1.9V, Ta=-20~85°C

| 項目 | 記号 | MIN | TYP | MAX | 単位 | 備考 |
|------|-----|-----|-----|-----|----|----|
| 消費電流 | IDD | | 3.6 | | mA | *1 |

*1 CLKOUT 端子無負荷時

2-4) DC特性

VDD=1.7~1.9V, Ta=-20~85°C

| 項目 | 端子 | MIN | TYP | MAX | 単位 | 備考 |
|----------|--------|----------|-----|----------|----|-----------------------------------|
| 高レベル入力電圧 | CLKIN | 0.7*VDDI | | | V | VDDI=2.7~3.6V or VDDI=1.7~1.9V |
| 低レベル入力電圧 | CLKIN | | | 0.3*VDDI | V | VDDI=2.7~3.6V or VDDI=1.7~1.9V |
| 入力リク電流 | CLKIN | -1 | | +1 | μA | |
| 高レベル出力電圧 | CLKOUT | 0.8*VDD | | | V | IOH=-4mA |
| 低レベル出力電圧 | CLKOUT | | | 0.2*VDD | V | IOL=4mA |

VDDI:入力信号を駆動するICの電源電圧

2-5) AC特性

VDD=1.7~1.9V, Ta=-20~85°C

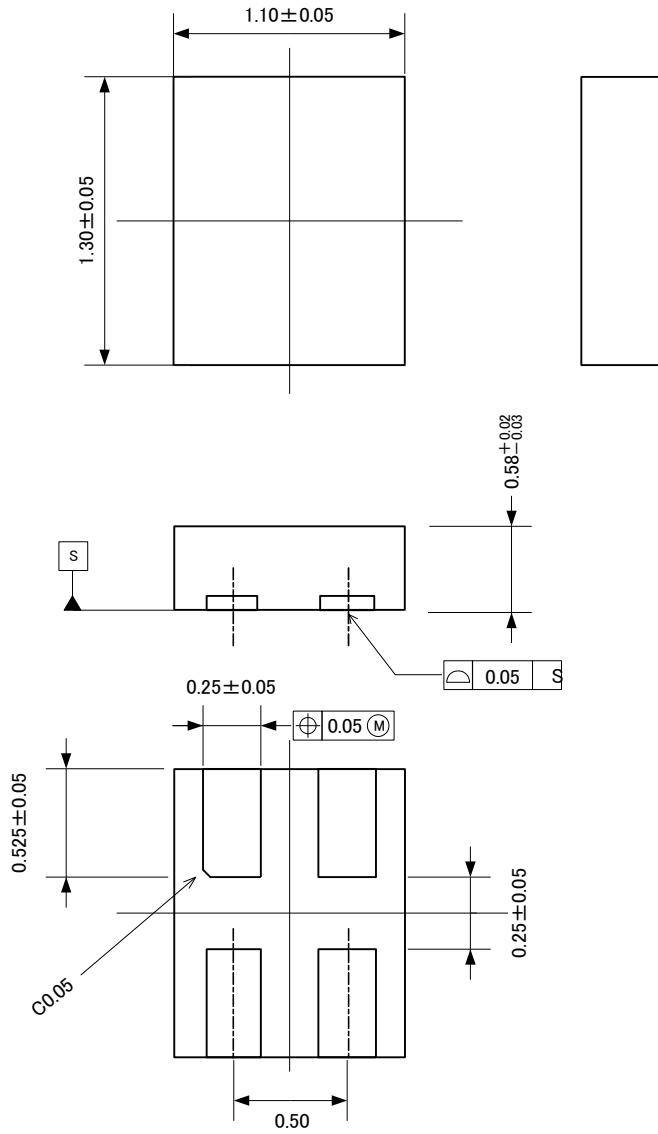
| 項目 | 端子 | MIN | TYP | MAX | 単位 | 備考 |
|-------------------------------------|--------|-----|---------|-----|-----|-----------------------------------|
| 外部入力 CLK 周波数 | CLKIN | | 27.0000 | | MHz | |
| 外部入力 CLK デューティサイクル | CLKIN | 30 | 50 | 70 | % | at 1/2VDD |
| 出力 CLK 周波数 | CLKOUT | | 72.36 | | MHz | |
| 出力 CLK 立ち上がり時間 | CLKOUT | | - | 2.0 | ns | Cpl=10pF 0.2*VDD→0.8*VDD *1 |
| | | | - | 4.0 | ns | Cpl=15pF 0.2*VDD→0.8*VDD *1 |
| 出力 CLK 立ち下がり時間 | CLKOUT | | - | 2.0 | ns | Cpl=10pF 0.8*VDD→0.2*VDD *1 |
| | | | - | 4.0 | ns | Cpl=15pF 0.8*VDD→0.2*VDD *1 |
| 出力 CLK ピリオドジッタ (10000回測定, 1σ) | CLKOUT | | 15 | | ps | Cpl=15pF *1 |
| 出力 CLK デューティサイクル | CLKOUT | 45 | 50 | 55 | % | at 1/2VDD Cpl=15pF *1 |
| パワーアップ時間 | CLKOUT | | 0.2 | | ms | *1 *2 |

*1 設計値

*2 電源が VDD 電圧に達した後、出力が所定の周波数の±0.1%に安定するまでの時間

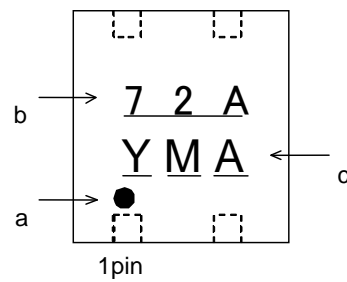
3. パッケージ外形寸法図(4USON 単位mm)

4pinUSON (1.3mm x 1.1mm)



<マーキング図>

- 1ピン表示
- マーケティングコード
- 日付コード(3桁: Year / Month / Lot No.)



重要な注意事項

- 本書に記載された製品、および、製品の仕様につきましては、製品改善のために予告なく変更することがあります。従いまして、ご使用を検討の際には、本書に掲載した情報が最新のものであることを弊社営業担当、あるいは弊社特約店営業担当にご確認ください。
- 本書に記載された周辺回路、応用回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器設計において本書に記載された周辺回路、応用回路、ソフトウェアおよびこれらに関連する情報を使用される場合は、お客様の責任において行ってください。本書に記載された周辺回路、応用回路、ソフトウェアおよびこれらに関連する情報の使用に起因してお客様または第三者に生じた損害に対し、弊社はその責任を負うものではありません。また、当該使用に起因する、工業所有権その他の第三者の所有する権利に対する侵害につきましても同様です。
- 本書記載製品が、外国為替および、外国貿易管理法に定める戦略物資（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 医療機器、安全装置、航空宇宙用機器、原子力制御用機器など、その装置・機器の故障や動作不良が、直接または間接を問わず、生命、身体、財産等へ重大な損害を及ぼすことが通常予想されるような極めて高い信頼性を要求される用途に弊社製品を使用される場合は、必ず事前に弊社代表取締役の書面による同意をお取りください。
- この同意書を得ずにこうした用途に弊社製品を使用された場合、弊社は、その使用から生ずる損害等の責任を一切負うものではありませんのでご了承ください。
- お客様の転売等によりこの注意事項の存在を知らずに上記用途に弊社製品が使用され、その使用から損害等が生じた場合は全てお客様にてご負担または補償して頂きますのでご了承下さい。

