

AsahiKASEI
ASAHI KASEI EMD

AK8130BV

Multi Clock Generator with VCXO

AK8130BVは、VCXO及びPLLを内蔵したクロックジェネレータICです。27MHzの水晶振動子から周波数の異なる高精度のクロックを同時に出力することができます。

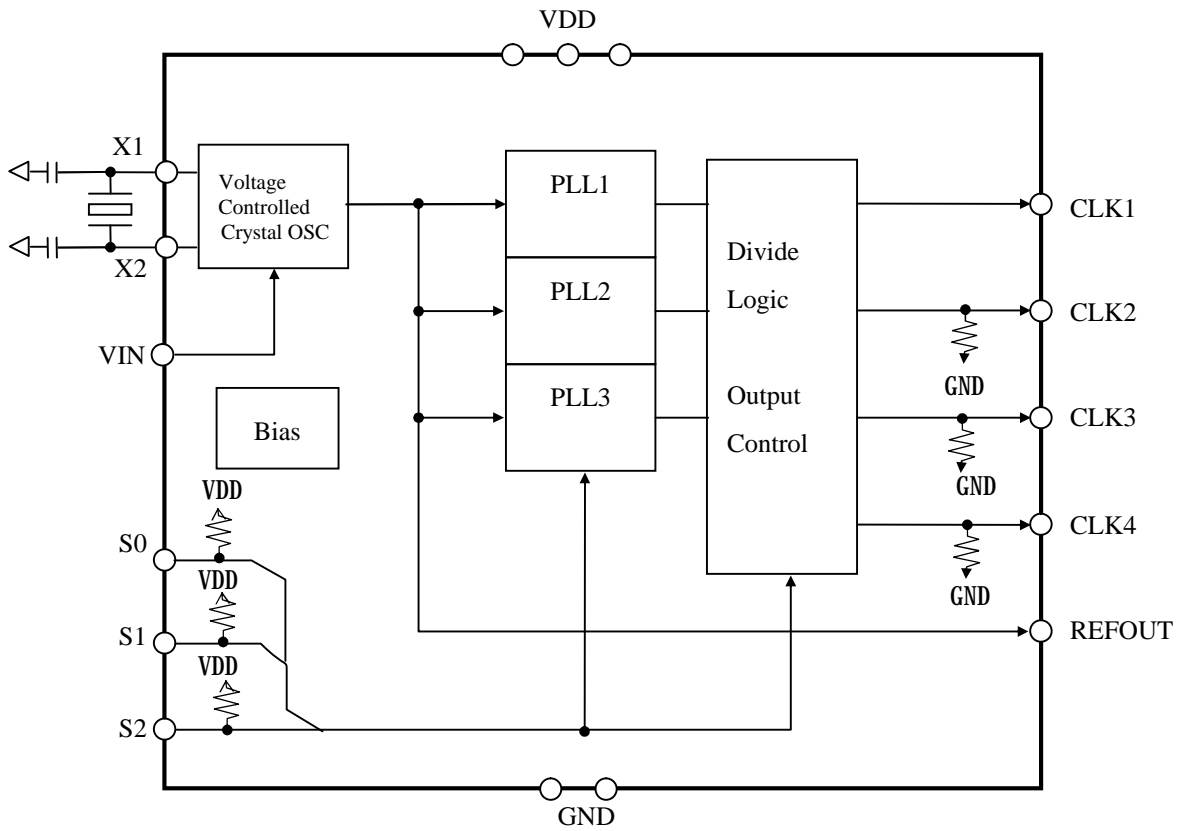
特 長

- 電源電圧 : 3.0V - 3.6V
- 動作温度 : -40°C~85°C
- 低消費電流 : 16.5mA typ.
- マスタクロック : 27.000MHz
- 生成クロック
 - REFOUT : 27.000MHz (マスタクロック)
 - CLK1 : 74.250/74.1758MHz
 - CLK2 : 25.000MHz
 - CLK3 : 4.9152/12.000/48.000MHz
 - CLK4 : 24.576/33.333MHz
- VCXOレンジ : ±110 ppm以上 (使用する振動子により異なります)
- 出力負荷
 - REFOUT : 25pF
 - CLK1-CLK4 : 15pF
- 低ジッタ出力
 - REFOUT : 160ps typ. (Long term)
 - 74.250MHz : 0.85ns typ. (Long term)
 - Period Jitter: 150ps typ. (CLK1-4 p-p)
- パッケージ : 16ピンSSOP (鉛フリー)

■用途

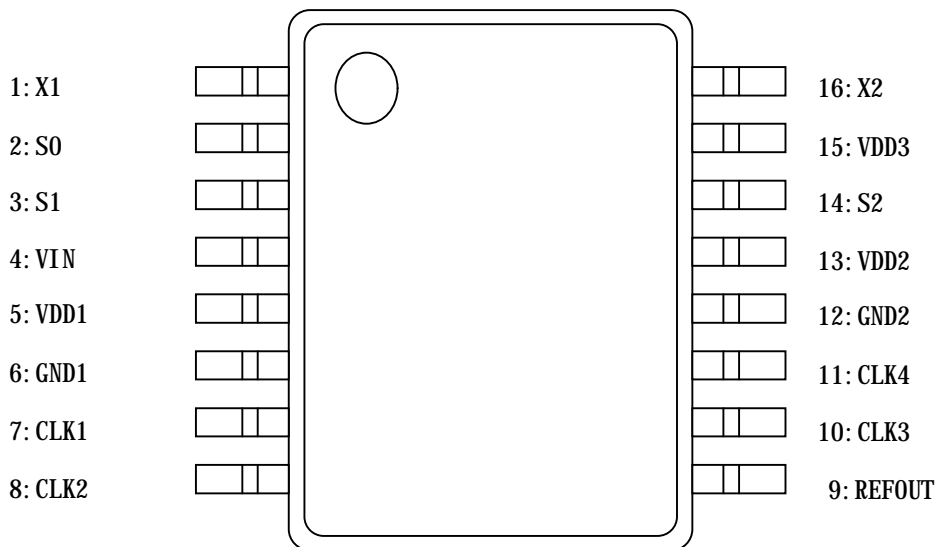
HDTV, STB, PCカードなど各種デジタル放送受信機

1. ブロック図



2. 端子説明

2-1) 端子配置図



2-2) 端子機能説明

端子番号	端子名	説明
1	X1	水晶振動子接続端子
2	S0	CLK1/CLK2/CLK3/CLK4出力設定端子（周波数設定表を参照） 内部プルアップ 360kΩ
3	S1	CLK1/CLK2/CLK3/CLK4出力設定端子（周波数設定表を参照） 内部プルアップ 360kΩ
4	VIN	VCXO制御電圧入力端子
5	VDD1	電源端子1
6	GND1	接地端子1
7	CLK1	クロック出力端子1 74.25MHzまたは74.1758MHzを出力します。
8	CLK2	クロック出力端子2 25.00MHzを出力します。 設定により出力停止状態になります。 内部プルダウン 510kΩ
9	REFOUT	27.000MHzを出力します。
10	CLK3	クロック出力端子3 12.000MHz, 48.000MHzまたは4.9152MHzを出力します。 設定により出力停止状態になります。 内部プルダウン 510kΩ
11	CLK4	クロック出力端子4 24.576MHzまたは33.333MHzを出力します。 設定により出力停止状態になります。 内部プルダウン 510kΩ
12	GND2	接地端子2
13	VDD2	電源端子2
14	S2	CLK1/CLK2/CLK3/CLK4出力設定端子（周波数設定表を参照） 内部プルアップ 360kΩ
15	VDD3	電源端子3
16	X2	水晶振動子接続端子

2-3) 周波数設定テーブル

S0	S1	S2	CLK1 74.25/74.1758M	CLK2 25M/Off	CLK3 12.0M/48.0M 4.9152M/Off	CLK4 24.576/33.333M/off
L	L	L	74.250MHz	25.000MHz	48.000MHz	33.333MHz
H	L	L	74.250MHz	25.000MHz	12.000MHz	OFF
L	H	L	74.1758MHz	25.000MHz	48.000MHz	33.333MHz
H	H	L	74.1758MHz	25.000MHz	12.000MHz	OFF
L	L	H	74.1758MHz	25.000MHz	OFF	33.333MHz
H	L	H	74.1758MHz	25.000MHz	4.9152MHz	OFF
L	H	H	74.1758MHz	25.000MHz	4.9152MHz	24.576MHz
H	H	H	74.1758MHz	OFF	OFF	OFF

3. 電気的特性

3-1) 絶対最大定格

項目	記号	MIN	MAX	単位	備考
電源電圧	VDD	-0.3	4.6	V	
グランド・レベル	VSS	0	0	V	
入力端子電圧	VIN	VSS-0.3	VDD+0.3	V	
入力電流	IIN	-10	10	mA	
保存温度	Tstg	-55	130	°C	

注意：この値を超えた条件で使用した場合デバイスを破壊することがあります。
また、通常の動作は保証されません。

3-2) 動作条件

項目	記号	MIN	TYP	MAX	単位	備考
動作温度	Ta	-40		85	°C	
電源電圧	VDD	3.0	3.3	3.6	V	
出力端子 負荷容量	Cp1 Cp2			15 25	pF	CLK1-4 REF_OUT

*VDD1-3 は同じの電源を使用し、各端子と GND 間に 0.1 μ F 程度のコンデンサを挿入してください。

3-3) 消費電流

VDD=3.3V, Ta=25°C

項目	記号	MIN	TYP	MAX	単位	備考
消費電流	IDD		16.5		mA	*1 *2

*1 出力端子無負荷時

*2 S0=H, S1=L, S2=H

3-4) DC特性

VDD=3.0~3.6V, Ta=-40~85°C

項目	端子	MIN	TYP	MAX	単位	備考
高レベル入力電圧	S0, S1, S2	0.7*VDD			V	
低レベル入力電圧	同上			0.3*VDD	V	
入力リーク電流 1	同上	-20		+10	μA	
入力リーク電流 2	VIN	-3		+3	μA	
出力高レベル電圧	CLK1-4 REFOUT	0.8*VDD			V	I _{OH} =-4mA
出力低レベル電圧	同上			0.2*VDD	V	I _{OL} =4mA

3-5) AC特性

VDD=3.0~3.6V, Ta=-40~85°C

項目	端子	MIN	TYP	MAX	単位	備考
水晶発振周波数	X1, X2		27.0000		MHz	
周波数可変範囲		±110			ppm	VIN=0V~VDD *1, 単調
VCXO ゲイン			150		ppm/V	VIN=1.5V±1.0V *1
出力 CLK 立ち上がり時間	CLK1-4 REF_OUT		1.5 2.5		ns ns	Cp1=15pF Cp2=25pF *2
出力 CLK 立ち下がり時間	CLK1-4 REF_OUT		1.5 2.5		ns ns	Cp1=15pF Cp2=25pF *2
ピリオドジッタ(p-p)	CLK1-4		150		ps	*2 *3
ロングタームジッタ (1000 サイクル, p-p)	CLK1 REFOUT		0.85 160		ns ps	74.25MHz 27.000MHz *2 *4
出力 デューティサイクル	CLK1-4 REFOUT	45 40	50 50	55 60	% %	Cp1=15pF Cp2=25pF *2
出力ロック時間	CLK1		1		ms	Cp1=15pF *1 *2
出力遷移時間	CLK1		60		μs	74.25MHz/74.1758 MHz の切替時に 20ppm 以内になる までの時間。 *2

*1: 使用する振動子により異なります。

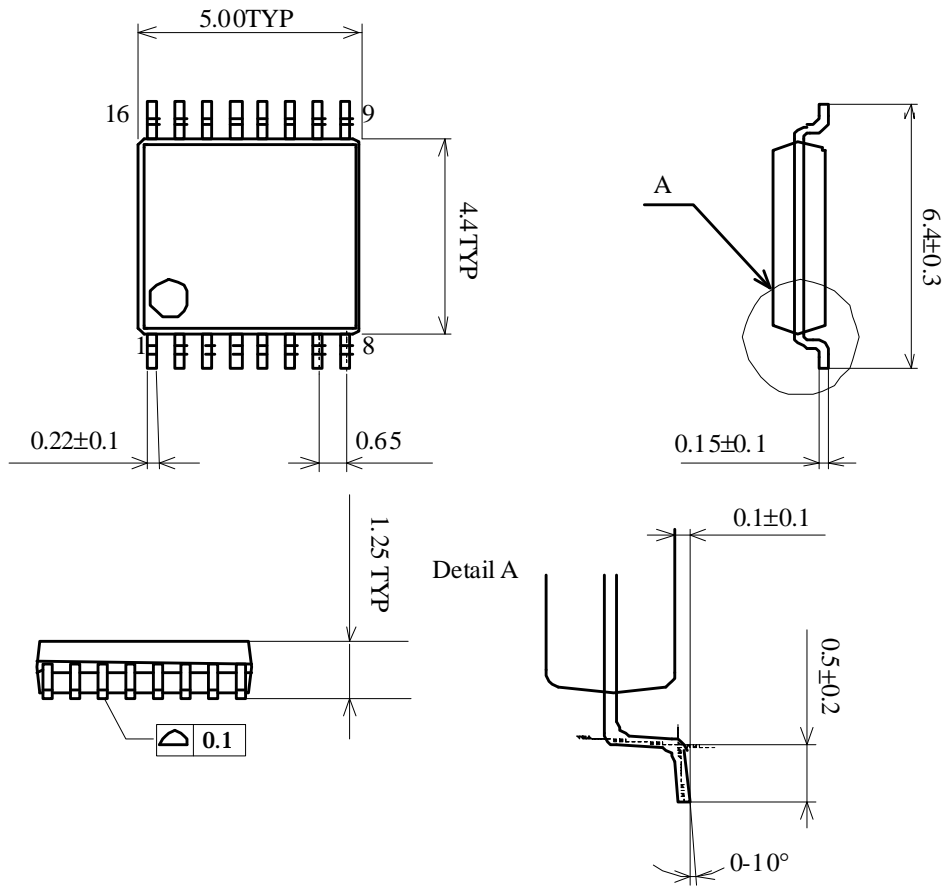
*2: 設計値です。

*3: 10000 回サンプル、6σ (±3σ)

*4: 5000回サンプル以上、6σ (±3σ)

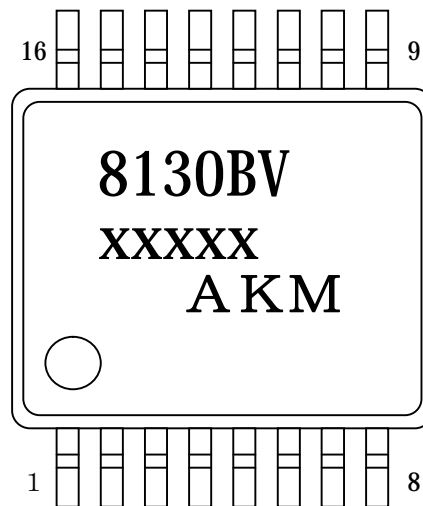
4. パッケージ外形寸法図 (単位mm)

16pin SSOP (Unit: mm)



5. マーキング図

- | | | |
|----|------------|------------|
| a. | 1ピン表示 | 丸印 |
| b. | ロゴ | A K M |
| c. | マーケティングコード | 8130BV |
| d. | 日付コード | XXXXX (5桁) |



重要な注意事項

- 本書に掲載された情報・図面の使用に起因した第三者の所有する特許権、工業所有権、その他の権利に対する侵害につきましては、当社はその責任を負うものではありませんので、ご了承ください。
- 本書記載製品が、外国為替および、外国貿易管理法に定める戦略物資(役務を含む)に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 医療機器、安全装置、航空宇宙用機器、原子力制御用機器など、その装置・機器の故障や動作不良が、直接または間接を問わず、生命、身体、財産等へ重大な損害を及ぼすことが通常予想されるような極めて高い信頼性を要求される用途に弊社製品を使用される場合は、必ず事前に弊社代表取締役の書面による同意をお取り下さい。
- この同意書を得ずにこうした用途に弊社製品を使用した場合、弊社は、その使用から生ずる損害等の責任を一切負うものではありませんのでご了承ください。
- お客様の転売等によりこの注意事項の存在を知らずに上記用途に弊社製品が使用され、その使用から損害等が生じた場合は全てお客様にてご負担または補償して頂きますのでご了承ください。