



LA6548 — モノリシックリニア集積回路 CD用4CHブリッジ(BTL)ドライバ

LA6548は、CD用4CHブリッジ(BTL)ドライバ, 3.3VREG, RESETである。

www.DataSheet4U.com

特長・機能

- ・ブリッジ接続(BTL)POWER AMP 4CH
- ・MUTE付き(全CH出力に対して動作、MUTE:H時出力ON)
- ・3.3VREG内蔵(PNPトランジスタ外付け)
- ・RESET回路内蔵(外付けコンデンサでRESET出力遅延時間が設定可能)

最大定格/Ta=25

項目	記号	条件	定格値	unit
電源電圧	V _{CC} max		14	V
許容消費電力	Pd max	指定基板にて測定	2.3	W
最大入力電圧	V _{INB}		13	V
MUTE端子電圧	V _{MUTE}		13	V
動作周囲温度	T _{opr}		- 20 ~ + 75	
保存周囲温度	T _{stg}		- 55 ~ + 150	

指定基板寸法 : 114.3mm × 76.1mm × 1.6mm 材質 : ガラスエポキシ樹脂

動作条件/Ta=25

項目	記号	条件	定格値	unit
動作電圧	V _{CC}		4 ~ 13	V
RESET出力SOURCE電流	I _{ORH}		0 ~ 200	μA
RESET出力SINK電流	I _{ORL}		0 ~ 2	mA

- 本書記載の製品は、極めて高度の信頼性を要する用途(生命維持装置、航空機のコントロールシステム等、多大な人的・物的損害を及ぼす恐れのある用途)に対応する仕様にはなっていません。そのような場合には、あらかじめ三洋半導体販売窓口までご相談下さい。
- 本書記載の規格値(最大定格、動作条件範囲等)を瞬時たりとも越えて使用し、その結果発生した機器の欠陥について、弊社は責任を負いません。

LA6548

電気的特性/Ta=25 , V_{CC}=6V, V_{REF}=1.65V

項目	記号	条件	min	typ	max	unit
[全体]						
無負荷消費電流1	I _{CC-ON}	全CH出力ON, MUTE:H		20	40	mA
無負荷消費電流2	I _{CC-OFF}	全CH出力OFF, MUTE:L		15	35	mA
出力オフセット電圧	V _{OFF}	各CH	- 50		50	mV
BUFFER入力電圧範囲	V _{BIN}	V _{REF} BUFFER AMP 入力範囲	1.5		V _{CC} - 1.5	V
出力電圧	V _O	R _L =8.0Ω *1	2.6	3		V
閉回路電圧利得	V _G	入出力ゲイン		9		dB
スルーレート	SR			0.15		V/μs
MUTE ON電圧	VMUTE	*2		1.2		V
[電源部] (2SB632K使用)						
出力電圧	V _{OUT1}	I _O =200mA	3.13	3.3	3.47	V
ラインレギュレーション	ΔVOLN1	4V V _{CC} 12V		40	100	mV
ロードレギュレーション	ΔVOLD1	5mA I _O 200mA		50	150	mV
[リセット部]						
Hリセット出力電圧	V _{ORH}	I _{ORH} =200μA, Cd端子オープン	3.08	3.25	3.42	V
Lリセット出力電圧	V _{ORL}	I _{SRL} =2mA, Cd-GND間 短絡		100	200	mV
リセット スレッシュホールド電圧	V _{RT}	*3	2.58	2.75	2.92	V
リセット ヒステリシス電圧	V _{HYS}	*4	40	80	160	mV
リセット出力遅延時間	TD	Cd=0.1μF		10		ms

*1. 各CHにおいて、出力間に8Ω負荷を付けた場合の出力間電圧差。

*2. 出力がON/OFFするときのMUTE電圧。MUTE:Hのとき全出力:ON、MUTE:Lのとき全CH:OFF。

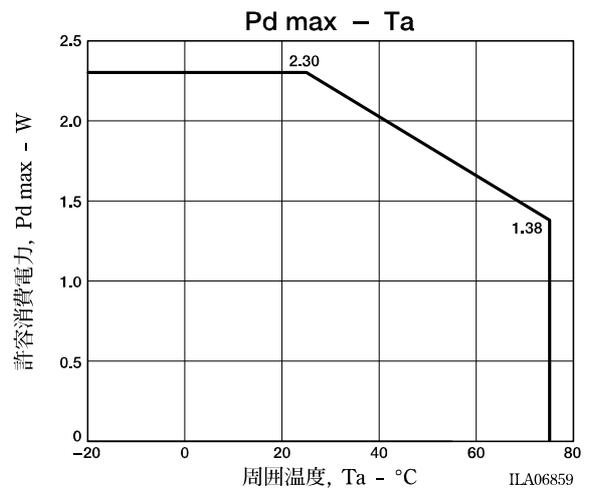
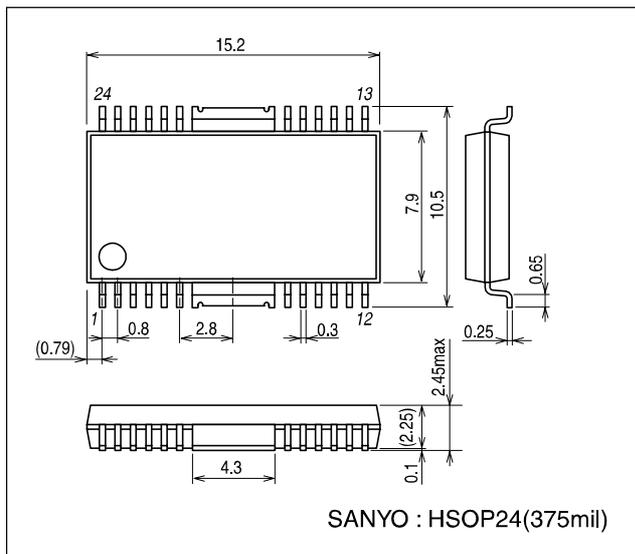
*3. リセットがLになるときの3.3VREG電圧。

*4. リセットがLになるときとHになるときの3.3VREGの電圧差。

外形図

unit:mm

3227B



LA6548

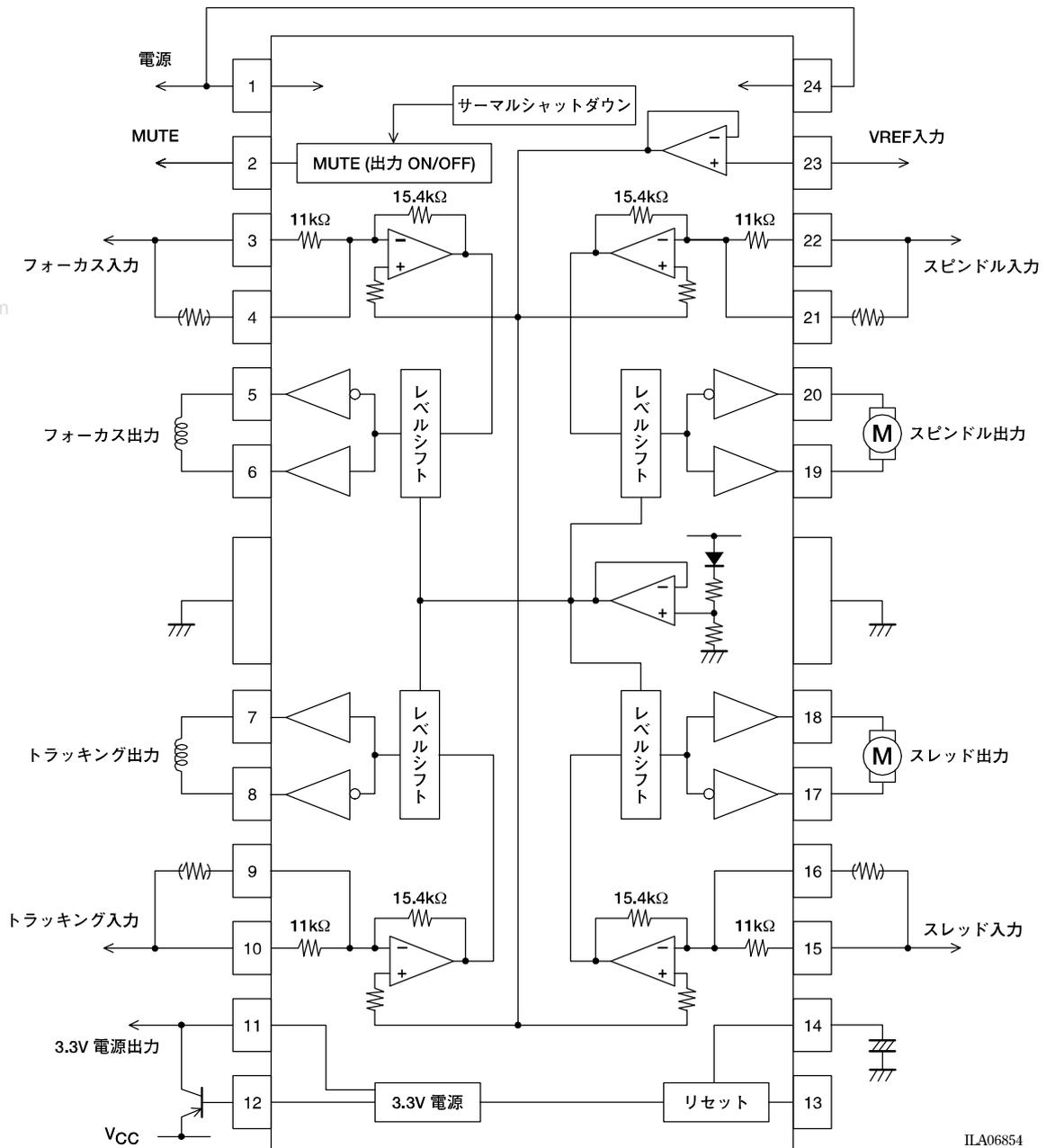
端子機能表

端子番号	端子名	端子説明
1	V _{CC}	電源(24ピンとショート)
2	MUTE	全CH出力のON/OFF
3	V _{IN1}	CH1入力端子
4	VG1	CH1入力端子(ゲイン調整用)
5	V _{O1+}	CH1出力端子(非反転側)
6	V _{O1-}	CH1出力端子(反転側)
7	V _{O2-}	CH2出力端子(反転側)
8	V _{O2+}	CH2出力端子(非反転側)
9	VG2	CH2入力端子(ゲイン調整用)
10	V _{IN2}	CH2入力端子
11	REG-OUT	外付けPNPトランジスタのコレクタを接続。3.3VREG出力。
12	REG-IN	外付けPNPトランジスタのベースを接続
13	RESET	リセット出力
14	CD	リセット出力 遅延時間設定(コンデンサ外付け)
15	V _{IN3}	CH3入力端子
16	VG3	CH3入力端子(ゲイン調整用)
17	V _{O3+}	CH3出力端子(非反転側)
18	V _{O3-}	CH3出力端子(反転側)
19	V _{O4-}	CH4出力端子(反転側)
20	V _{O4+}	CH4出力端子(非反転側)
21	VG4	CH4入力端子(ゲイン調整用)
22	V _{IN4}	CH4入力端子
23	VREF	基準電圧印加
24	V _{CC}	電源(1ピンとショート)

GND(最低電位)は、中央のフレームにとること。

LA6548

応用回路例および内部ブロック図



ILA06854

注) ∴ 遅延コンデンサ Cd は温度による容量変化の少ないものを使用すること。

LA6548

端子説明

端子番号	端子記号	端子名	等価回路図	端子説明
3 10 15 22 4 9 16 21	V _{IN3} V _{IN2} V _{IN3} V _{IN4} V _{G1} V _{G2} V _{G3} V _{G4}	入力	<p>ILA06855</p>	各入力端子
5 6 8 7 17 18 20 19	V _{O1+} V _{O1-} V _{O2+} V _{O2-} V _{O3+} V _{O3-} V _{O4+} V _{O4-}	出力	<p>ILA06856</p>	各出力端子
2	MUTE	MUTE	<p>ILA06857</p>	出力のON/OFF 全CHに対し動作 する

真理値表

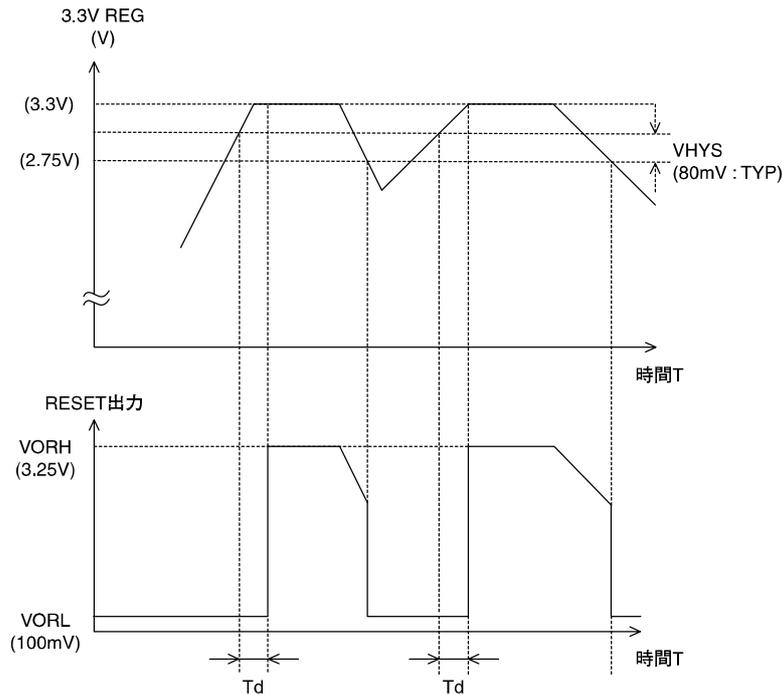
入力	MUTE	CH1		CH2		CH3		CH4	
		V _{O1+}	V _{O1-}	V _{O2+}	V _{O2-}	V _{O3+}	V _{O3-}	V _{O4+}	V _{O4-}
H	H	H	L	L	H	H	L	L	H
	L	-	-	-	-	-	-	-	-
L	H	L	H	H	L	L	H	H	L
	L	-	-	-	-	-	-	-	-

* - 印は、ハイインピーダンス

ゲイン設定について

ゲインの設定については、ブロック図を参照の上、設定すること。V_G*端子を使ってゲインを設定する場合、内部抵抗と外部抵抗の温度特性の差により、トータルのゲインは若干の温度特性を持ちますので、可能な限りV_{IN}*端子を使用してゲインを設定すること。

リセット動作



ILA06858

- 本書記載の製品は、定められた条件下において、記載部品単体の性能・特性・機能などを規定するものであり、お客様の製品（機器）での性能・特性・機能などを保証するものではありません。部品単体の評価では予測できない症状・事態を確認するためにも、お客様の製品で必要とされる評価・試験を必ず行って下さい。
- 弊社は、高品質・高信頼性の製品を供給することに努めております。しかし、半導体製品はある確率で故障が生じてしまいます。この故障が原因となり、人命にかかわる事故、発煙・発火事故、他の物品に損害を与えてしまう事故などを引き起こす可能性があります。機器設計時には、このような事故を起こさないような保護回路・誤動作防止回路等の安全設計、冗長設計・機構設計等の安全対策を行って下さい。
- 本書記載の製品が、外国為替及び外国貿易法に定める規制貨物（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 弊社の承諾なしに、本書の一部または全部を、転載または複製することを禁止します。
- 本書に記載された内容は、製品改善および技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、「納入仕様書」でご確認下さい。
- この資料の情報（掲載回路および回路定数を含む）は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第三者の工業所有権その他の権利の実施に対する保証を行うものではありません。